



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년04월30일  
(11) 등록번호 10-1974161  
(24) 등록일자 2019년04월24일

(51) 국제특허분류(Int. Cl.)  
H01L 33/22 (2010.01) H01L 33/00 (2010.01)  
H01L 33/36 (2010.01)  
(52) CPC특허분류  
H01L 33/22 (2013.01)  
H01L 29/0669 (2013.01)  
(21) 출원번호 10-2017-0129635  
(22) 출원일자 2017년10월11일  
심사청구일자 2017년10월11일  
(65) 공개번호 10-2019-0040564  
(43) 공개일자 2019년04월19일  
(56) 선행기술조사문헌  
KR1020130025716 A

(73) 특허권자  
세종대학교산학협력단  
서울특별시 광진구 능동로 209 (군자동, 세종대학교)  
(72) 발명자  
홍영준  
경기 용인시 기흥구 연남로29번길 40, 101동 501호 (연남동, 효성빌라)  
최지은  
서울특별시 강남구 개포로25길 9-3, 101호(개포동)  
정준석  
서울특별시 노원구 중계로 230, 503동 906호(중계동, 중계5단지주공아파트)  
(74) 대리인  
유미특허법인

전체 청구항 수 : 총 9 항

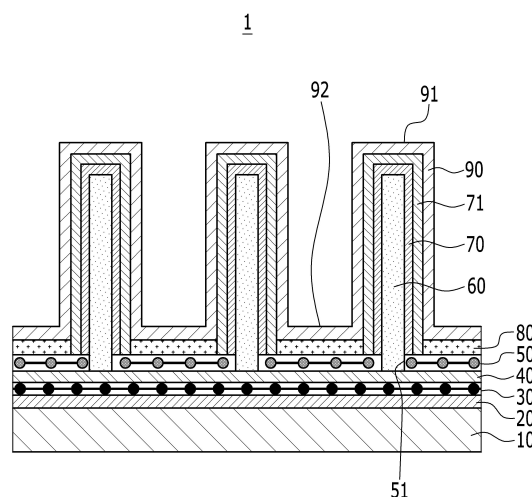
심사관 : 김동우

(54) 발명의 명칭 유연한 발광 소자 및 그 제조 방법

(57) 요약

시드층에 무기물 나노로드를 성장시켜 유연한 기판 위에 전사 할 수 있으며 2차원물질을 포함하는 마스크층을 이용하여 고온 공정이 가능하고 휘 수 있는 유연한 발광 소자 및 유연한 발광 소자의 제조 방법을 제공하고자 한다. 본 발명의 유연한 발광 소자는 본 발명의 실시예에 따른 유연한 발광 소자는 i) 유연한 기판, ii) 유연한 기판 위에 위치하는 제1 전극, iii) 2차원물질을 포함하는 박막층, iv) 박막층 위에 위치하고 관통홀을 포함하고 2차원물질을 포함하는 마스크층, v) 관통홀에 위치하고 측면이 마스크층과 연결되는 나노로드, vi) 마스크층 위에 위치하고 나노로드를 따라 위치하는 발광층, vii) 마스크층 위에 위치하고 발광층을 따라 위치하는 반도체층, viii) 마스크층 위에 위치하고 반도체층의 측면과 연결되는 필링층 그리고 ix) 필링층과 반도체층을 따라 위치하고, 볼록부와 오목부를 포함하는 제2 전극을 포함할 수 있다.

대표도 - 도1



(52) CPC특허분류

**H01L 29/1606** (2013.01)

**H01L 33/005** (2013.01)

**H01L 33/36** (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 N00001819

부처명 지식경제부

연구관리전문기관 한국산업기술진흥원

연구사업명 국제공동기술개발사업

연구과제명 [산기원-RCMS]대면적 그래핀 기판을 이용한 저비용, 고품질의 III-V 나노선 발광소자 개발

기 여 율 1/1

주관기관 세종대학교

연구기간 2016.04.01~2019.09.30

---

## 명세서

### 청구범위

#### 청구항 1

유연한 기판,  
상기 유연한 기판 위에 위치하는 제1 전극,  
2차원물질을 포함하는 박막층,  
상기 박막층 위에 위치하고 관통홀을 포함하고 2차원물질을 포함하는 마스크층,  
상기 관통홀에 위치하고 측면이 상기 마스크층과 연결되는 나노로드,  
상기 마스크층 위에 위치하고 상기 나노로드를 따라 위치하는 발광층,  
상기 마스크층 위에 위치하고 상기 발광층을 따라 위치하는 반도체층,  
상기 마스크층 위에 위치하고 상기 반도체층의 측면과 연결되는 필링층, 그리고  
상기 필링층과 상기 반도체층을 따라 위치하고, 불록부와 오목부를 포함하는 제2 전극  
을 포함하는 유연한 발광 소자.

#### 청구항 2

제1항에서,  
상기 박막층은 상기 박막층과 상기 마스크층 사이에 위치하는 시드층을 포함하는 유연한 발광 소자.

#### 청구항 3

제2항에서,  
상기 제1 전극 위에 상기 박막층이 위치하고, 상기 제1 전극과 상기 박막층이 서로 수직 방향으로 위치하여, 전류가 수직 방향으로 흐르는 유연한 발광 소자.

#### 청구항 4

제3항에서,  
상기 박막층이 포함하는 상기 2차원물질은 그래핀(Graphene), 산화그래핀(graphene oxide), 육방정계 질화붕소(h-BN), 플루오로그래핀(fluorographene), BCN, MoS<sub>2</sub>, WS<sub>2</sub>, MoSe<sub>2</sub>, WSe<sub>2</sub>, MoTe<sub>2</sub>, WTe<sub>2</sub>, ZrS<sub>2</sub>, ZrSe<sub>2</sub>, TiS<sub>3</sub>, TiSe<sub>3</sub>, ZrS<sub>3</sub>, ZrSe<sub>3</sub>, MnPS<sub>3</sub>, FePS<sub>3</sub>, CoPS<sub>3</sub>, NiPS<sub>3</sub>, GaS, GaSe, InSe, MoO<sub>3</sub>, WO<sub>3</sub>, TiO<sub>2</sub>, MnO<sub>2</sub>, V<sub>2</sub>O<sub>5</sub>, TaO<sub>3</sub>, RuO<sub>2</sub>, 흑린(black phosphorus) 또는 포스포린(phosphorene)을 포함하는 유연한 발광 소자.

#### 청구항 5

지지 기판을 제공하는 단계,  
상기 지지 기판 위에 2차원물질을 포함하는 박막층을 제공하는 단계,  
상기 박막층 위에 시드층을 제공하는 단계,  
금속판 위에 2차원물질을 포함하는 마스크층을 제공하는 단계,  
상기 마스크층 위에 절연층을 제공하는 단계  
상기 금속판을 제거 하는 단계,  
상기 시드층 위에 상기 마스크층과 상기 절연층을 전사하여 상기 박막층 위에 상기 시드층과 상기 2차원물질을 포함하는 마스크층을 제공하는 단계,

상기 절연층을 제거하는 단계,  
 상기 마스크층과 측면이 연결되는 나노로드를 제공하는 단계,  
 상기 나노로드를 따라 위치하는 발광층을 제공하는 단계,  
 상기 발광층을 따라 위치하는 반도체층을 제공하는 단계,  
 상기 마스크층 위에 위치하고 상기 반도체층의 측면과 연결되는 필링층을 제공하는 단계,  
 상기 필링층과 상기 반도체층을 따라 위치하고, 볼록부와 오목부를 포함하는 제2 전극을 제공하는 단계,  
 상기 지지 기판을 제거하는 단계,  
 유연한 기판을 제공하는 단계,  
 상기 유연한 기판 위에 제1 전극을 전사하는 단계, 그리고  
 상기 제1 전극 위에 상기 지지 기판을 제거한 상기 2차원물질을 포함하는 박막층을 제공하는 단계를 포함하는 유연한 발광 소자의 제조 방법.

#### 청구항 6

삭제

#### 청구항 7

제5항에서,

상기 지지 기판을 제거한 상기 2차원물질을 포함하는 박막층을 제공하는 단계는

상기 제1 전극 위에 상기 박막층이 위치하고, 상기 제1 전극과 상기 박막층이 서로 수직 방향으로 위치하여, 전류가 수직 방향으로 흐르는 유연한 발광 소자의 제조 방법.

#### 청구항 8

삭제

#### 청구항 9

제7항에서,

상기 마스크층 위에 절연층을 제공하는 단계는

상기 절연층에 제1 관통홀을 제공하는 단계,

상기 마스크층에 제2 관통홀을 제공하는 단계,

를 포함하는 유연한 발광 소자의 제조 방법.

#### 청구항 10

삭제

#### 청구항 11

제7항에서,

상기 시드층 위에 상기 마스크층과 상기 절연층을 전사하여 상기 박막층 위에 상기 시드층과 상기 2차원 물질을 포함하는 마스크층을 제공하는 단계는

상기 절연층에 제3 관통홀을 제공하는 단계, 그리고

상기 마스크층에 제4 관통홀을 제공하는 단계,

를 포함하는 유연한 발광 소자의 제조 방법.

## 청구항 12

제7항에서,

상기 지지 기판을 제거하는 단계는

습식 식각 및 리프트 오프 단계, 폴리디메틸실록산(PDMS, Polydimethylsiloxane)을 이용한 스탬프 단계 또는 레이저 리프트 오프(Laser lift-off) 단계를 포함하는 유연한 발광 소자의 제조 방법.

## 발명의 설명

### 기술 분야

[0001] 유연한 발광 소자 및 그 제조 방법이 제공된다.

### 배경 기술

[0002] 발광 다이오드(Light Emitting Diode, LED)는 PN 접합에 전류를 흘려줌으로써 빛을 발생시키는 반도체소자이다. 발광 다이오드는 수명이 길고 소비전력이 낮아 유지보수 비용을 줄일 수 있다는 점에서 차세대 발광 소자 중 하나로 각광받아왔다.

[0003] 최근에는 디스플레이의 형태 변형이 자유로운 플렉시블(flexible) 및 웨어러블(wearable) 산업이 성장하고 있으며, 이에 따라 형태 변형이 자유로운 유연한 발광 소자의 개발이 활발히 진행되고 있다.

[0004] 대표적인 유연한 발광 소자로는 변형성이 우수한 유기 발광 다이오드(Organic Light Emitting Diodes, OLED)를 예로 들 수 있다. 하지만, 유기 발광 다이오드는 유기물이라는 재료적 특성에 따라 고온 및 수분에 취약하므로 안정성과 신뢰성이 낮아질 수 있다.

[0005] 이에 따라 고온 및 수분에 안정성이 있는 무기물을 이용한 발광 소자가 개발되었지만, 사파이어 기판 또는 실리콘 기판 등을 사용할 경우 발광 소자를 휘었을 때 기판이 깨질 수 있다. 그리고 플라스틱과 같은 유연한 기판을 사용할 경우, 플라스틱 기판의 녹는점이 낮아 고온에 견디기 어려우므로 플라스틱 기판의 상태가 양호하지 못할 수 있다.

[0006] 또한 유기물을 이용한 발광 소자의 마스크층은 고온 공정이 어려울 수 있으며 마스크층이 실리콘 산화물이나 실리콘 질화물로 제조될 경우에는 발광 소자가 구부러지면 마스크층이 깨지는 현상이 발생할 수 있다.

## 발명의 내용

### 해결하려는 과제

[0007] 본 발명의 일 실시예는 시드층에 무기물 나노로드를 성장시켜 유연한 기판 위에 전사 할 수 있으며 2차원물질들을 포함하는 마스크층을 이용하여 고온 공정이 가능하고 휘 수 있는 유연한 발광 소자를 제공하기 위한 것이다.

[0008] 본 발명의 일 실시예는 유연한 발광 소자의 제조 방법을 제공하기 위한 것이다.

[0009] 상기 과제 이외에도 구체적으로 언급되지 않은 다른 과제를 달성하는 데 본 발명에 따른 실시예가 사용될 수 있다.

### 과제의 해결 수단

[0010] 본 발명의 실시예에 따른 유연한 발광 소자는 i) 유연한 기판, ii) 유연한 기판 위에 위치하는 제1 전극, iii) 2차원물질들을 포함하는 박막층, iv) 박막층 위에 위치하고 관통홀을 포함하고 2차원물질들을 포함하는 마스크층, v) 관통홀에 위치하고 측면이 마스크층과 연결되는 나노로드, vi) 마스크층 위에 위치하고 나노로드를 따라 위치하는 발광층, vii) 마스크층 위에 위치하고 발광층을 따라 위치하는 반도체층, viii) 마스크층 위에 위치하고 반도체층의 측면과 연결되는 필링층 그리고 ix) 필링층과 반도체층을 따라 위치하고, 불록부와 오목부를 포함하는 제2 전극을 포함할 수 있다.

[0011] 박막층은 박막층과 마스크층 사이에 위치하는 시드층을 포함할 수 있다. 제1 전극 위에 박막층이 위치하고, 제1 전극과 박막층이 서로 수직 방향으로 위치하여, 전류가 수직 방향으로 흐를 수 있다.

- [0012] 박막층이 포함하는 2차원물질은 그래핀(Graphene), 산화그래핀(graphene oxide), 육방정계 질화붕소(h-BN), 플루오로그래핀(fluorographene), BCN, MoS<sub>2</sub>, WS<sub>2</sub>, MoSe<sub>2</sub>, WSe<sub>2</sub>, MoTe<sub>2</sub>, WTe<sub>2</sub>, ZrS<sub>2</sub>, ZrSe<sub>2</sub>, TiS<sub>3</sub>, TiSe<sub>3</sub>, ZrS<sub>3</sub>, ZrSe<sub>3</sub>, MnPS<sub>3</sub>, FePS<sub>3</sub>, CoPS<sub>3</sub>, NiPS<sub>3</sub>, GaS, GaSe, InSe, MoO<sub>3</sub>, WO<sub>3</sub>, TiO<sub>2</sub>, MnO<sub>2</sub>, V<sub>2</sub>O<sub>5</sub>, TaO<sub>3</sub>, RuO<sub>2</sub>, 흑린(black phosphorus) 또는 포스포린(phosphorene)을 포함할 수 있다.
- [0013] 본 발명의 실시예에 따른 유연한 발광 소자의 제조 방법은 지지 기판을 제공하는 단계, 지지 기판 위에 2차원물질을 포함하는 박막층을 제공하는 단계, 박막층 위에 시드층을 제공하는 단계, 금속판 위에 2차원물질을 포함하는 마스크층을 제공하는 단계, 마스크층 위에 절연층을 제공하는 단계, 금속판을 제거 하는 단계, 시드층 위에 마스크층과 절연층을 전사하여 박막층 위에 시드층과 2차원물질을 포함하는 마스크층을 제공하는 단계, 절연층을 제거하는 단계, 마스크층과 측면이 연결되는 나노로드를 제공하는 단계, 나노로드를 따라 위치하는 발광층을 제공하는 단계, 발광층을 따라 위치하는 반도체층을 제공하는 단계, 마스크층 위에 위치하고 반도체층의 측면과 연결되는 필링층을 제공하는 단계, 필링층과 반도체층을 따라 위치하고, 볼록부와 오목부를 포함하는 제2 전극을 제공하는 단계, 지지 기판을 제거하는 단계, 유연한 기판을 제공하는 단계, 유연한 기판 위에 제1 전극을 전사하는 단계, 그리고 제1 전극 위에 지지 기판을 제거한 2차원물질을 포함하는 박막층을 제공하는 단계를 포함할 수 있다.
- [0014] 지지 기판 위에 2차원물질을 포함하는 박막층을 제공하는 단계는 박막층 위에 시드층을 제공하는 단계를 포함할 수 있다. 지지 기판을 제거한 2차원물질을 포함하는 박막층을 제공하는 단계는 제1 전극 위에 박막층이 위치하고, 제1 전극과 박막층이 서로 수직 방향으로 위치하여, 전류가 수직 방향으로 흐를 수 있다.
- [0015] 박막층 위에 2차원물질을 포함하는 마스크층을 제공하는 단계는 금속판 위에 2차원물질을 포함하는 마스크층을 제공하는 단계를 더 포함할 수 있다. 마스크층 위에 절연층을 제공하는 단계는 절연층에 제1 관통홀을 제공하는 단계, 마스크층에 제2 관통홀을 제공하는 단계, 금속판을 제거하는 단계, 그리고 시드층 위에 마스크층과 절연층을 전사하는 단계를 포함할 수 있다.
- [0016] 마스크층 위에 절연층을 제공하는 단계는 금속판을 제거 하는 단계, 그리고 시드층 위에 마스크층과 절연층을 전사하는 단계를 더 포함할 수 있다. 시드층 위에 마스크층과 절연층을 전사하는 단계는 절연층에 제3 관통홀을 제공하는 단계, 그리고 마스크층에 제4 관통홀을 제공하는 단계를 더 포함할 수 있다. 지지 기판을 제거하는 단계는 습식 식각 및 리프트 오프 단계, 폴리디메틸실록산(PDMS, Polydimethylsiloxane)을 이용한 스탬프 단계 또는 레이저 리프트 오프(Laser lift-off) 단계를 포함할 수 있다.

### 발명의 효과

- [0017] 본 발명의 일 실시예에 따르면, 유연한 기판 상에 2차원물질을 포함하는 박막층에 무기물 나노로드 포함하는 구조를 전사하여 굽힘에도 안정성을 가지는 발광 소자를 얻을 수 있으며, 마스크층이 2차원물질을 포함할 수 있으므로 고온 공정 시 마스크층의 붕괴 현상을 미연에 방지할 수 있다.

### 도면의 간단한 설명

- [0018] 도 1은 본 발명의 실시예에 따른 유연한 발광 소자의 단면도이다.
- 도 2는 본 발명의 실시예에 따른 유연한 발광 소자의 발광 작동의 단면도이다.
- 도 3, 4, 5 그리고 도 6은 본 발명의 실시예에 따른 유연한 발광 소자의 제조 과정이다.

### 발명을 실시하기 위한 구체적인 내용

- [0019] 여기서 사용되는 전문용어는 단지 특정 실시예를 언급하기 위한 것이며, 본 발명을 한정하는 것을 의도하지 않는다. 여기서 사용되는 단수 형태들은 문구들이 이와 명백히 반대의 의미를 나타내지 않는 한 복수 형태들도 포함한다. 명세서에서 사용되는 "포함하는"의 의미는 특정 특성, 영역, 정수, 단계, 동작, 요소 및/또는 성분을 구체화하며, 다른 특정 특성, 영역, 정수, 단계, 동작, 요소, 성분 및/또는 군의 존재나 부가를 제외시키는 것은 아니다.
- [0020] 다르게 정의하지는 않았지만, 여기에 사용되는 기술용어 및 과학용어를 포함하는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 일반적으로 이해하는 의미와 동일한 의미를 가진다. 보통 사용되는 사전에 정의된 용어들은 관련기술문헌과 현재 개시된 내용에 부합하는 의미를 가지는 것으로 추가 해석되고, 정의되지 않는 한 이상적이거나 매우 공식적인 의미로 해석되지 않는다.

- [0021] 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0022] 도 1은 본 발명의 실시예에 따른 유연한 발광 소자(1)의 단면도를 나타낸다. 도 1의 유연한 발광 소자(1)의 구조는 단지 본 발명을 예시하기 위한 것이며, 본 발명이 여기에 한정되는 것은 아니다. 따라서 유연한 발광 소자(1)의 구조를 다른 형태로도 변형할 수 있다.
- [0023] 도 1에 도시한 바와 같이, 유연한 발광 소자(1)는 유연한 기판(10), 제1 전극(20), 박막층(30), 시드층(40), 마스크층(50), 나노로드(60), 발광층(70), 반도체층(71), 필링층(80) 그리고 제2 전극(90)을 포함할 수 있다.
- [0024] 유연한 기판(10)은 폴리이미드(Polyimide, PI), 폴리에틸렌 테레프타레이트(Polyethylene terephthalate, PET), 폴리에틸렌 나프탈레이트 (Polyethylene Naphthalate, PEN), 폴리디메틸실록산(Polydimethylsiloxane, PDMS), 폴리카보네이트(Polycarbonate, PC), 폴리에테르술폰(Polyethersulfone, PES), 폴리아릴레이트(Polyarylate, PAR) 또는 사이클로 올레핀 공중합체(Cyclic Olefin Copolymer, COC)를 포함할 수 있다.
- [0025] 유연한 기판(10)은 제1 전극(20), 박막층(30), 시드층(40), 마스크층(50), 나노로드(60), 발광층(70), 반도체층(71), 필링층(80) 그리고 제2 전극(90)을 지지 할 수 있다. 유연한 기판(10)은 유연한 특성을 가지므로 굽힘 또는 변형이 자유로울 수 있다.
- [0026] 제1 전극(20)은 유연한 기판(10)위에 위치할 수 있다. 제1 전극(20)은 IT0, FT0, 인듐, 금, 니켈, 팔라듐, 백금 또는 알루미늄으로 제조될 수 있다. 제1 전극(20)의 두께는 5nm 내지 100nm일 수 있다. 제1 전극(20)은 전류를 박막층(30)에 전면적으로 고르게 주입할 수 있다.
- [0027] 종래에는 전극이 박막층의 측면에서 위치하여 전류가 박막층에 측면을 통해 수평으로 흐르게 되므로 발광 소자의 발광 효율이 낮을 수 있었다.
- [0028] 반면에 유연한 발광 소자(1)는 제1 전극(20)이 박막층(30)에 수직하게 위치하여 전류가 수직 방향으로 흐를 수 있으므로 넓은 표면적 권택을 이용하여 제1 전극(20)으로부터 도전형 발광층(70)을 향해 수직 방향으로 전자가 이동할 수 있으므로 발광 면적을 증가시킬 수 있어 발광 효율을 향상시킬 수 있다.
- [0029] 박막층(30)은 제1 전극(20) 위에 위치할 수 있다. 박막층(30)은 2차원물질을 포함할 수 있다. 2차원물질은 그래핀(Graphene), 산화그래핀(graphene oxide), 육방정계 질화붕소(h-BN), 플루오르그래핀(fluorographene), BCN, MoS<sub>2</sub>, WS<sub>2</sub>, MoSe<sub>2</sub>, WSe<sub>2</sub>, MoTe<sub>2</sub>, WTe<sub>2</sub>, ZrS<sub>2</sub>, ZrSe<sub>2</sub>, TiS<sub>3</sub>, TiSe<sub>3</sub>, ZrS<sub>3</sub>, ZrSe<sub>3</sub>, MnPS<sub>3</sub>, FePS<sub>3</sub>, CoPS<sub>3</sub>, NiPS<sub>3</sub>, GaS, GaSe, InSe, MoO<sub>3</sub>, WO<sub>3</sub>, TiO<sub>2</sub>, MnO<sub>2</sub>, V<sub>2</sub>O<sub>5</sub>, TaO<sub>3</sub>, RuO<sub>2</sub>, 흑린(black phosphorus) 또는 포스포린(phosphorene)을 포함할 수 있다.
- [0030] 박막층(30)은 2차원물질로 그래핀을 포함할 수 있다. 이 경우, 박막층(30)은 탄소로 이루어진 단층 구조물로 전기적으로 이차원 탄도 이동(2-dimensional ballistic transport) 특성을 가질 수 있다. 또한 박막층(30)은 서브-마이크론(sub-micron)의 작은 사이즈에서도 매우 작은 전기 저항을 가질 수 있으며 높은 전하이동도(Si의 약 100배) 및 높은 전류밀도(Cu의 약 100배)를 가질 수 있다. 그리고 박막층(30)은 5×10<sup>3</sup> W/mk 이상의 열전도도를 가질 수 있고, 1000℃ 이상의 고온에서도 특성을 안정적으로 유지할 수 있다. 박막층(30)은 전극 자체로 사용될 수도 있다.
- [0031] 시드층(40)은 박막층(30) 위에 위치할 수 있다. 시드층(40)은 III-V족, II-VI족의 화합물 반도체로 제조 될 수 있다. 시드층(40)은 AlGa<sub>N</sub>, Ga<sub>N</sub>, InAlGa<sub>N</sub>, AlGaAs, GaP, GaAs, GaAsP, AlGaInP, ZnO, ZnMgO, ZnCdO, GZO(Ga-doped ZnO), IZO(In-doped ZnO), 또는 AZO(Al-doped ZnO)을 포함할 수 있다.
- [0032] 시드층(40)의 위에는 나노로드(60)가 위치될 수 있다. 시드층(40)은 습윤층(Wetting Layer) 또는 버퍼층(buffer layer)일 수 있다.
- [0033] 종래에는 탄소층 위에 로드 구조가 위치할 수 있으므로, 탄소층의 표면 결함 부분에서만 소재가 성장할 수 있어 원하는 로드 구조물을 성장시키는 것이 어려울 수 있으며, 탄소층이 마스크층과 절연층의 역할을 동시에 수행하므로, 탄소층 표면이 반응성이 떨어져 탄소층 위에 로드 구조를 성장시키기가 어려울 수 있다.
- [0034] 반면에 유연한 발광 소자(1)는 박막층(30)과 마스크층(50) 사이에 시드층(40)을 포함할 수 있으므로 나노로드(60)의 밀도 조절 및 위치를 조절할 수 있으며 나노로드(60)의 핵 생성과 결정 성장을 용이하게 할 수 있다.



- [0035] 마스크층(50)은 시드층(40)위에 위치할 수 있다. 마스크층(50)은 2차원물질을 포함할 수 있다.
- [0036] 종래에는 마스크층이 유기물, 실리콘 산화물, 실리콘 질화물을 포함하여 제조 될 수 있으므로, 발광 소자가 구부러지면 마스크층이 깨지는 현상이 발생할 수 있으며 고온 공정이 어려울 수 있었다.
- [0037] 반면에 유연한 발광 소자(1)는 마스크층(50)이 2차원물질로 제조될 수 있으므로, 고온 공정이 가능하고 발광 소자 자체가 구부러진 상태에도 마스크층이 깨지지 않고 정상적인 상태에서 빛을 발광할 수 있어 플렉시블 및 웨어러블 장치에도 적용할 수 있다.
- [0038] 마스크층(50)은 복수의 관통홀(51)을 포함할 수 있다. 나노로드(60)는 관통홀(51)에 위치할 수 있다. 나노로드(60)는 복수의 관통홀(51)에 각각 위치할 수 있으므로, 마스크층(50)에 선택적으로 노출된 시드층(40) 위에 위치할 수 있다. 관통홀(51)에는 나노로드(60)가 위치할 경우, 마스크층(50)은 나노로드(60)의 측면과 연결될 수 있다.
- [0039] 나노로드(60)는 III-V족, II-VI족의 화합물 반도체로 제조 될 수 있다. 나노로드(60)은 AlGa<sub>N</sub>, Ga<sub>N</sub>, InAlGa<sub>N</sub>, AlGaAs, GaP, GaAs, GaAsP, AlGaInP, ZnO, ZnMgO, ZnCdO, GZO(Ga-doped ZnO), IZO(In-doped ZnO), 또는 AZO(Al-doped ZnO)를 포함할 수 있다. 나노로드(60)의 직경은 100nm 내지 700 $\mu$ m 일 수 있다. 바람직하게는, 나노로드(60)의 직경은 400nm 내지 500 $\mu$ m 일 수 있다. 나노로드(60)의 길이는 200nm 내지 1500 $\mu$ m 일 수 있다. 바람직하게는, 나노로드(60)의 길이는 1 $\mu$ m 내지 1000 $\mu$ m 일 수 있다.
- [0040] 발광층(70)은 마스크층(50) 위에 위치할 수 있다. 발광층(70)은 나노로드(60)를 따라 나노로드(60)를 둘러싸며 위치할 수 있다. 발광층(70)은 III-V족 화합물 반도체로 제조 될 수 있다. 발광층(70)은 단일 양자 우물 구조 또는 다중 양자 우물 구조(Multi Quantum Wells, MQWs)중 하나의 구조를 포함 할 수 있다.
- [0041] 발광층(70)은 AlGa<sub>N</sub>/AlGa<sub>N</sub>, InGa<sub>N</sub>/Ga<sub>N</sub>, InGa<sub>N</sub>/InGa<sub>N</sub>, AlGa<sub>N</sub>/Ga<sub>N</sub>, GaAs/AlGaAs 또는 GaP/AlGaP을 포함할 수 있다. 발광층(70)이 다중 양자 우물 구조일 경우 In 또는 Al 조성이 서로 다를 수 있다. 발광층(70)은 400nm 내지 600nm 파장의 빛을 발광할 수 있다.
- [0042] 반도체층(71)은 마스크층(50) 위에 위치할 수 있다. 반도체층(71)은 발광층(70)을 따라 발광층(70)을 둘러싸며 위치할 수 있다. 반도체층(71)은 III-V족, II-VI족의 화합물 반도체로 제조 될 수 있다. 반도체층(71)은 AlGa<sub>N</sub>, Ga<sub>N</sub>, InAlGa<sub>N</sub>, AlGaAs, GaP, GaAs, GaAsP, AlGaInP, ZnO, ZnMgO, ZnCdO, GZO(Ga-doped ZnO), IZO(In-doped ZnO), 또는 AZO(Al-doped ZnO)를 포함할 수 있다.
- [0043] 필링층(80)은 마스크층(50) 위에 위치할 수 있다. 필링층(80)은 반도체층(71)의 측면과 연결될 수 있다. 필링층(80)은 복수의 나노로드(60)의 구조 사이에 위치하여 나노로드(60) 사이를 절연시키는 절연체일 수 있다. 필링층(80)은 제2 전극(90)의 손상을 방지하는 역할을 할 수 있다.
- [0044] 필링층(80)은 폴리메타크릴산메틸(PMMA, polymethyl methacrylate), 스핀 온 글래스(SOG, spin on glass), 스핀 온 인슐레이터(SOI, Spin on insulator), 폴리이미드(polyimide) 또는 폴리디메틸실록산(PDMS, polydimethylsiloxane)을 포함할 수 있다. 필링층(80)의 두께는 50nm 내지 2 $\mu$ m일 수 있다.
- [0045] 필링층(80)은 유연한 특성을 가질 수 있다. 필링층(80)은 유연한 발광 소자(1)가 휘어졌다 다시 직선으로 펼쳐지거나 반대 방향으로 휘어졌을 때 발생하는 팽창 및 수축 스트레스를 줄일 수 있으므로 크랙 발생과 같은 손상을 방지할 수 있다.
- [0046] 제2 전극(90)은 필링층(80)과 반도체층(71)을 따라 위치할 수 있다. 제2 전극(90)은 볼록부(91)와 오목부(92)를 포함할 수 있다. 볼록부(91)는 반도체층(71)의 측면을 둘러싸며 위치할 수 있으며, 오목부(92)는 필링층(80)의 위에 위치할 수 있다. 볼록부(91)와 오목부(92)는 필링층(80)과 반도체층(71)을 따라 그 상부에서 교대로 위치하며 이어질 수 있다.
- [0047] 제2 전극(90)은 반도체층(71)을 감싸며 위치할 수 있다. 이 경우, 제2 전극(90)은 반도체층(71)의 전면과 연결될 수 있으므로, 제2 전극(90)은 반도체층(71), 발광층(70) 그리고 나노로드(60)에 전면적으로 전류를 고르게 주입할 수 있다.
- [0048] 또한 제2 전극(90)은 반도체층(71)의 하측 단부와 측면을 둘러싸고 있으므로 넓은 표면적이 형성되어 제2 전극(90)으로부터 반도체층(71)으로 전류를 주입 시킬 수 있다. 따라서 제2 전극(90)의 구조를 포함하는 유연한 발광 소자(1)는 발광 면적을 증가시킬 수 있으므로 발광 효율을 향상시킬 수 있다.
- [0049] 제2 전극(90)은 반도체층(71)을 감싸며 위치할 수 있으므로, 반도체층(71), 발광층(70) 그리고 나노로드(60)의



내에서 전자와 정공의 재결합을 통해 빛을 가두어 증폭시킬 수 있다. 제2 전극(90)은 인듐, 금, 니켈, 팔라듐, 백금 또는 알루미늄을 포함할 수 있다. 제2 전극(90)은 인듐, 금, 니켈이 순서대로 증착된 전극일 수 있다. 제2 전극(90)은 필링층(80)의 두께에 따라 반도체층(71)의 단부 부분에만 위치할 수도 있고, 반도체층(71)의 측면 부분에도 위치할 수 있다.

[0050] 도 2는 본 발명의 실시예에 따른 유연한 발광 소자(1)의 발광 작동의 단면도를 나타낸다. 유연한 발광 소자(1)는 나노로드(60) 내에서 전자와 정공의 결합에 의해 빛이 발생되고, 증폭된 빛(L)은 제2 전극(90)의 상부의 사방으로 방출될 수 있다. 이 경우, 제2 전극(90)은 반도체층(71)을 감싸며 위치할 수 있으므로 전자와 정공의 결합 효율이 높아져 방출된 빛(L) 발광 효율이 클 수 있다.

[0051] 도 2에 도시한 바와 같이, 유연한 발광 소자(1)는 필링층(80)이 상호 이격된 나노로드(60) 사이를 채워 지지할 수 있으며, 유연한 특성을 가질 수 있으므로 유연한 발광 소자(1)가 구부러 지더라도 나노로드(60)의 붕괴 현상이 발생되지 않을 수 있다.

[0052] 또한 유연한 발광 소자(1)는 마스크층(50)이 2차원물질을 포함할 수 있으므로 유연한 발광 소자(1)의 굽힘 시 발생할 수 있는 마스크층(50)의 깨짐 발생을 미연에 방지하고 굽힘 상태에서도 유연한 발광 소자(1)의 구동이 가능할 수 있다. 따라서 유연한 발광 소자(1)는 구부러진 상태에도 빛을 발광할 수 있어 플렉시블 장치에도 적용될 수 있다.

[0053] 유연한 발광 소자(1)가 굽힘 상태로 발광할 경우, 유연한 기관(10), 제1 전극(20), 박막층(30), 시드층(40), 마스크층(50), 필링층(80) 그리고 제2 전극(90)이 전체적으로 구부러질 수 있다. 유연한 발광 소자(1)의 굽힘 반경은  $\infty$  내지 4mm 일 수 있다. 굽힘 반경이  $\infty$ 일 경우, 유연한 발광 소자(1)를 굽히지 않은 상태일 수 있다.

[0054] 도 3, 도 4, 도 5 그리고 도 6은 유연한 발광 소자(1)의 제조 과정을 나타낸다. 도 3, 도 4 그리고 도 6은 일 실시예에 따른 유연한 발광 소자(1)의 제조 과정을 나타내고, 도 3, 도 5 그리고 도 6은 일 실시예에 따른 유연한 발광 소자(1)의 또 다른 제조 과정을 나타낸다.

[0055] 먼저, 도 3, 도 4 그리고 도 6의 일 실시예에 따른 유연한 발광 소자(1)는 도 3의 (a)와 (b)에 도시한 바와 같이, 지지 기관(11)을 제공하고, 지지 기관(11) 위에 박막층(30)을 제공할 수 있다. 지지 기관(11)은 GaN 기관,  $Ga_2O_3$  기관, 실리콘 기관 또는 실리콘 카바이드 기관을 포함할 수 있다. 박막층(30)은 2차원물질을 포함할 수 있다. 박막층(30)은 그래핀을 포함할 수 있다. 이 경우 그래핀은 식각 용액에 의한 구리 포일 제거 방법 또는 전사 방법으로 제조될 수 있다. 박막층(30)의 위에는 시드층(40)을 제공할 수 있다.

[0056] 도 3의 (c)와 (d)에 도시한 바와 같이, 금속판(12) 위에는 마스크층(50)을 제공할 수 있다. 마스크층(50)은 2차원물질을 포함할 수 있다. 마스크층(50)은 그래핀을 포함할 수 있다. 금속판(12)은 Cu foil 또는 Al foil을 포함할 수 있다. 마스크층(50) 위에는 절연층(81)을 제공할 수 있다. 절연층(81)은 폴리메타크릴산메틸(PMMA, polymethyl methacrylate), 스핀 온 글래스(SOG, spin on glass), 스핀 온 인슐레이터(SOI, Spin on insulator), 폴리이미드(polyimide) 또는 폴리디메틸실록산(PDMS, polydimethylsiloxane)을 포함할 수 있다.

[0057] 도 4의 (e-1)에 도시한 바와 같이, 절연층(81)에는 복수의 제1 관통홀(82)을 제공할 수 있다. 제1 관통홀(82)은 절연층(81) 상에 패턴을 형성하고, 패턴 형상과 맞게 절연층(81)을 식각하여 제조될 수 있다. 제1 관통홀(82)의 패턴은 전자빔 리소그래피(E-beam lithography), 포토 리소그래피(photo lithography), 또는 나노임프린트(Nanoimprint) 방법으로 제조될 수 있다. 제1 관통홀(82)의 직경은 50nm 내지 500  $\mu m$  일 수 있다. 복수의 제1 관통홀(82) 간의 사이 간격은 0.5  $\mu m$  내지 1000  $\mu m$  일 수 있다.

[0058] 다음으로 도 4의 (f-1)에 도시한 바와 같이, 마스크층(50)에 복수의 제2 관통홀(52)을 제공할 수 있다. 제2 관통홀(52)은 절연층(81)의 패턴 형상과 맞게 식각하여 제조될 수 있다. 제2 관통홀(52)의 패턴은 RIE 또는  $O_2$  plasma 방법으로 제조될 수 있다.

[0059] 도 4의 (g-1)에 도시한 바와 같이, (f-1)의 구조에서 금속판(12)을 제거할 수 있다. 그리고 금속판(12)을 제거한 구조를 마스크층(50) 및 마스크층(50)의 위에 위치하는 절연층(81)을 시드층(40) 위에 전사할 수 있다. 다음으로 도 4의 (h-1)에 도시한 바와 같이, 절연층(81)을 제거할 수 있다. 절연층(81)은 Acetone 등의 용액으로 제거될 수 있다.

[0060] 유연한 발광 소자(1)의 제조 과정이 도 4의 단계를 포함할 경우, 시드층(40) 위에 이미 제2 관통홀(52)을 식각한 마스크층(50)의 구조를 전사할 수 있으므로, 제2 관통홀(52)의 직경 또는 제2 관통홀(52) 간의 간격 등을 미세하게 제어할 수 있다. 따라서 마스크층(50)의 제2 관통홀(52)에 위치하는 나노로드(60)의 위치를 효율적으로

제어할 수 있다.

- [0061] 도 6의 (i)와 (j)에 도시한 바와 같이, 시드층(40)의 위에는 나노로드(60)가 제공될 수 있다. 나노로드(60)는 마스층(50)에 형성된 관통홀에 위치할 수 있으므로, 마스층(50)에 선택적으로 노출된 시드층(40) 위에 위치할 수 있다. 나노로드(60)의 위에는 발광층(70)을 제공할 수 있다.
- [0062] 발광층(70)은 나노로드(60)를 둘러싸며 위치하고 발광층(70)의 단부는 마스층(50)과 연결될 수 있다. 발광층(70) 위에는 반도체층(71)을 제공할 수 있다. 반도체층(71)은 발광층(70)을 둘러싸며 위치하고 반도체층(71)의 단부는 마스층(50)과 연결될 수 있다.
- [0063] 도 6의 (k)에 도시한 바와 같이, 마스층(50) 위에는 반도체층(71)의 측면과 연결되는 필링층(80)을 제공할 수 있다. 필링층(80)은 나노로드(60) 구조의 사이에 위치할 수 있다. 필링층(80)의 위에는 반도체층(71)을 둘러싸며 위치하는 제2 전극(90)을 제공할 수 있다. 제2 전극(90)은 필링층(80)과 반도체층(71)을 따라 위치할 수 있다.
- [0064] 도 6의 (l)에 도시한 바와 같이, (k)의 구조에서 지지 기판(11)을 제거할 수 있다. 지지 기판(11)의 제거는 습식 식각 및 리프트 오프 방식, 폴리디메틸실록산(PDMS, Polydimethylsiloxane)을 이용한 스탬프 방식 그리고 레이저 리프트 오프(Laser lift-off) 방법을 포함할 수 있다. 다음으로 지지 기판(11)이 제거된 구조를 유연한 기판(10) 위에 위치하는 제1 전극(20) 위에 전사할 수 있다. 따라서 제1 전극(20) 위에 박막층(30)이 위치할 수 있고, 제1 전극(20)과 박막층(30)이 서로 수직 방향으로 위치할 수 있다.
- [0065] 이 경우, 제1 전극(20)의 전류가 박막층(30)에 수직 방향으로 흐를 수 있으므로 제1 전극(20)으로부터 도전형 발광층(70)을 향해 수직 방향으로 전자가 이동할 수 있다. 따라서 발광 면적이 증가될 수 있으므로 유연한 발광 소자(1)의 발광 효율을 향상시킬 수 있다. 또한, 유연한 기판(10)에 이미 제조된 구조를 전사할 수 있으므로, 구조의 정확도와 안정성을 높여 유연한 발광 소자(1)의 색 재현성을 높일 수 있다.
- [0066] 다음으로, 도 3, 도 5 그리고 도 6의 일 실시예에 따른 유연한 발광 소자(1)의 제조 방법은 전술한 도 3과 도 6에 해당하는 제조 과정이 동일하므로, 그 상세한 설명을 생략한다.
- [0067] 도 3에 도시한 바와 같이, 지지 기판(11)을 제공하고, 지지 기판(11) 위에 박막층(30)을 제공할 수 있다. 박막층(30)의 위에는 시드층(40)을 제공할 수 있다. 금속판(12) 위에는 마스층(50)을 제공할 수 있고, 마스층(50) 위에는 절연층(81)을 제공할 수 있다.
- [0068] 도 5의 (e-2)에 도시한 바와 같이, 도 3의 (d)의 구조에서 금속판(12)을 제거할 수 있다. 금속판(12)은 방법의 식각 용액에 의한 구리 포일 제거 방법을 포함할 수 있다. 그리고 금속판(12)을 제거한 구조인 마스층(50) 및 마스층 위에 위치하는 절연층(81)을 시드층(40) 위에 전사할 수 있다. 도 5의 (f-2)에 도시한 바와 같이, 절연층(81)에는 복수의 제3 관통홀(83)을 제공할 수 있다.
- [0069] 제3 관통홀(83)은 절연층(81) 상에 패턴을 형성하고, 패턴 형상과 맞게 절연층(81)을 식각하여 제조될 수 있다. 절연층(81)의 패턴은 전자빔 리소그래피(E-beam lithography), 포토 리소그래피(photo lithography), 레이저 간섭 리소그래피(Laser interference lithography) 또는 나노임프린트(Nanoimprint) 방법으로 제조될 수 있다.
- [0070] 다음으로 도 5의 (g-2)에 도시한 바와 같이, 마스층(50)에 복수의 제4 관통홀(53)을 제공할 수 있다. 제4 관통홀(53)은 절연층(81)의 패턴 형상과 맞게 식각하여 제조될 수 있다. 다음으로 도 5의 (h-2)에 도시한 바와 같이, 절연층(81)을 제거할 수 있다. 절연층(81)은 Acetone 등의 용액으로 제거될 수 있다.
- [0071] 유연한 발광 소자(1)의 제조 과정이 도 5의 단계를 포함할 경우, 시드층(40) 위에 마스층(50)의 구조가 제공된 후 제4 관통홀(53)을 식각할 수 있으므로, 박막층(30), 시드층(40) 그리고 마스층(50)의 층간의 구조적 안정성을 높일 수 있다.
- [0072] 도 6에 도시한 바와 같이, 시드층(40)의 위에는 나노로드(60)가 제공될 수 있다. 나노로드(60)는 마스층(50)에 형성된 관통홀에 위치할 수 있고 나노로드(60)의 위에는 발광층(70)을 제공할 수 있다.
- [0073] 발광층(70)은 나노로드(60)를 둘러싸며 위치하고 발광층(70)의 단부는 마스층(50)과 연결될 수 있다. 발광층(70) 위에는 반도체층(71)을 제공할 수 있다. 반도체층(71)은 발광층(70)을 둘러싸며 위치하고 반도체층(71)의 단부는 마스층(50)과 연결될 수 있다.
- [0074] 마스층(50) 위에는 필링층(80)을 제공되고, 필링층(80)의 위에는 반도체층(71)을 둘러싸며 위치하는 제2 전극

(90)을 제공할 수 있다. 다음으로, 제조된 구조에서 지지 기판(11)을 제거하고 지지 기판(11)이 제거된 구조를 유연한 기판(10) 위에 위치하는 제1 전극(20) 위에 전사할 수 있다.

[0075]

본 발명을 앞서 기재한 바에 따라 설명하였지만, 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에서 종사하는 자들은 쉽게 이해할 것이다.

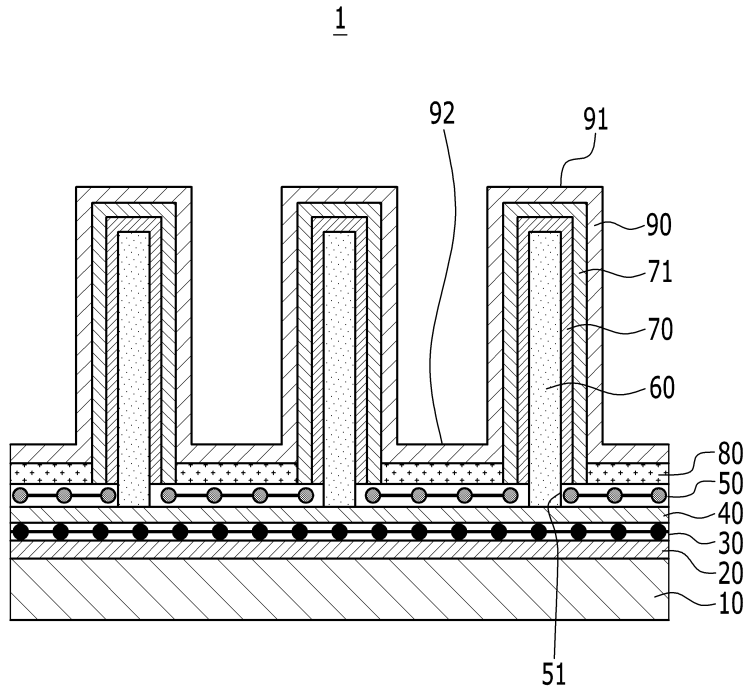
### 부호의 설명

[0076]

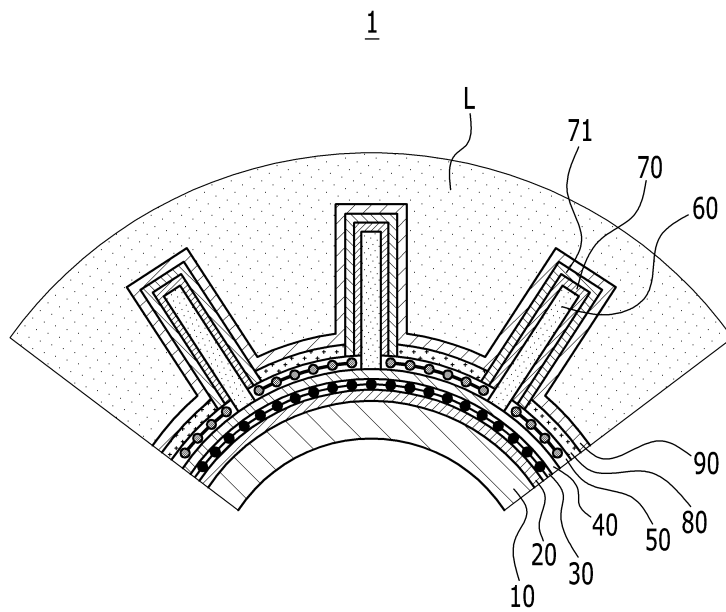
- |            |                 |
|------------|-----------------|
| 10. 유연한 기판 | 11. 지지 기판       |
| 12. 금속판    | 20. 제1 전극       |
| 30. 박막층    | 40. 시드층         |
| 50. 마스크층   | 51, 52, 53. 관통홀 |
| 60. 나노로드   | 70. 발광층         |
| 71. 반도체층   | 80. 필링층         |
| 81. 절연층    | 82, 83. 관통홀     |
| 90. 제2 전극  | 91. 블록부         |
| 92. 오목부    |                 |

### 도면

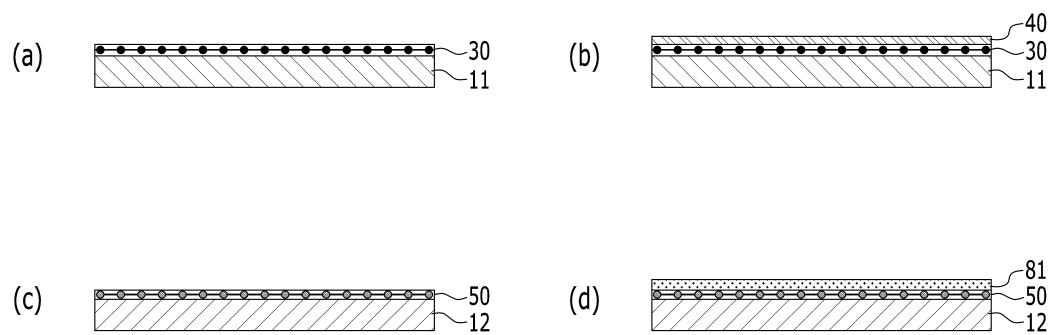
#### 도면1



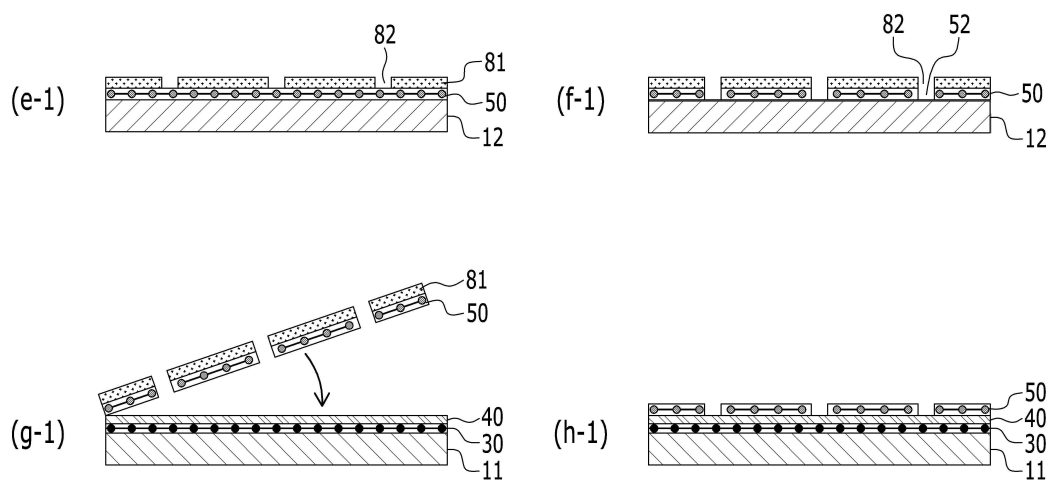
도면2



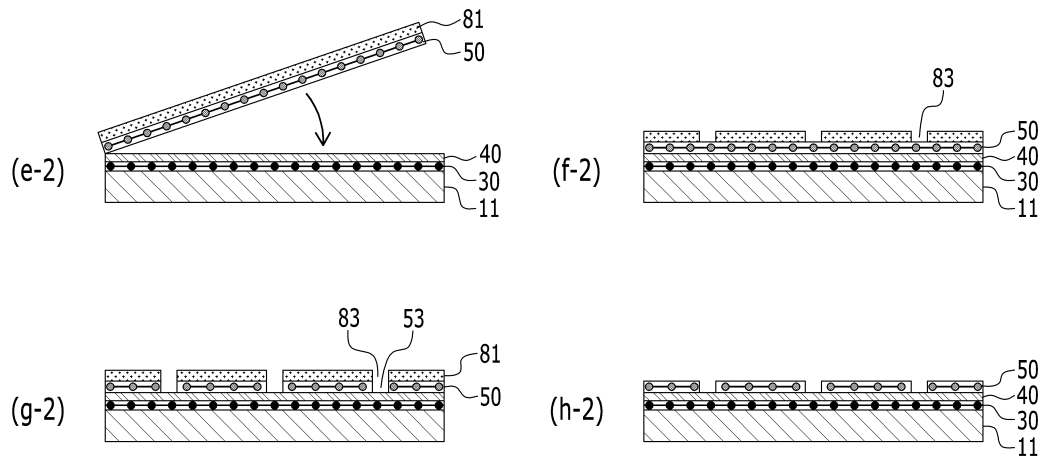
도면3



도면4



도면5



도면6

