



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년06월05일
(11) 등록번호 10-1864831
(24) 등록일자 2018년05월30일

(51) 국제특허분류(Int. Cl.)

G06F 12/08 (2016.01)

(21) 출원번호 10-2013-0075581

(22) 출원일자 2013년06월28일

심사청구일자 2016년04월15일

(65) 공개번호 10-2015-0002139

(43) 공개일자 2015년01월07일

(56) 선행기술조사문헌

US06795896 B1*

KR1020130024212 A*

JP2010066842 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

세종대학교산학협력단

서울특별시 광진구 능동로 209 (군자동, 세종대학교)

(72) 발명자

박기호

서울 강북구 도봉로20가길 12, 4층 (미아동, 경상빌딩)

(74) 대리인

특허법인엠에이피에스

전체 청구항 수 : 총 12 항

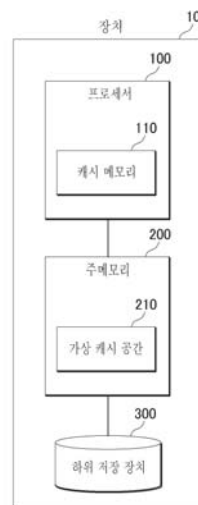
심사관 : 임정복

(54) 발명의 명칭 가상 캐시를 포함하는 메모리 및 그 관리 방법

(57) 요약

본 발명은 캐시 메모리의 전원이 차단되기 전에 상기 캐시 메모리에 저장되어 있는 캐시 데이터를 저장하는 가상 캐시 공간을 포함하되, 상기 캐시 메모리에 전원이 공급될 때 상기 가상 캐시 공간에 저장되어 있는 데이터가 상기 캐시 메모리로 일괄 복사되는 주 메모리를 제공한다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업 템	과제고유번호	1345176963
	부처명	교육과학기술부
	연구관리전문기관	한국연구재단
	연구사업명	글로벌연구네트워크지원
	연구과제명	저전력 내장 코어와 비휘발성 메모리로 구성된 시나리오 기반 구성형 혼합 멀티 코어 시스
	기 여 율	1/1
	주관기관	세종대학교 산학협력단
	연구기간	2012.09.01 ~ 2013.08.31

명세서

청구범위

청구항 1

프로세서에 접속된 주 메모리에 있어서,

상기 프로세서에 포함된 캐시 메모리의 전원이 차단되기 전에 상기 캐시 메모리에 저장되어 있는 캐시 데이터를 저장하는 가상 캐시 공간을 포함하고,

상기 가상 캐시 공간은,

휘발성 메모리로 이루어진 휘발성 가상 캐시 공간; 및

비휘발성 메모리로 이루어진 비휘발성 가상 캐시 공간을 포함하되,

상기 캐시 데이터는 상기 휘발성 가상 캐시 공간 및 상기 비휘발성 가상 캐시 공간에 저장되고,

상기 주 메모리는 전원 차단 후 상기 캐시 메모리에 전원이 공급될 때 상기 가상 캐시 공간에 저장되어 있는 데이터를 상기 캐시 메모리로 일괄 복사하는 주 메모리.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 캐시 데이터는 상기 휘발성 가상 캐시 공간 및 상기 비휘발성 가상 캐시 공간에 동시에 저장되는 주 메모리.

청구항 4

제 1 항에 있어서,

상기 주 메모리는 상기 휘발성 가상 캐시 공간의 데이터를 상기 비휘발성 가상 캐시 공간의 데이터에 우선하여 상기 캐시 메모리로 일괄 복사하는 주 메모리.

청구항 5

제 1 항에 있어서,

상기 가상 캐시 공간은 캐시 블록 단위로 접근되며,

상기 가상 캐시 공간에 대한 태그(tag) 정보를 상위 계층의 메모리에 저장하는 주 메모리.

청구항 6

제 1 항에 있어서,

교체(replacement)되는 더티 데이터가 상기 가상 캐시 공간으로 라이트백(writeback)되는 주 메모리.

청구항 7

제 1 항에 있어서,

상기 가상 캐시 공간은 상기 캐시 데이터의 일부 또는 전부를 저장하는 주 메모리.

청구항 8

제 1 항에 있어서,

상기 캐시 데이터의 재사용 가능성 및 상기 가상 캐시 공간의 가용 용량에 기초하여, 상기 가상 캐시 공간에 저장할 캐시 데이터가 선택되는 주 메모리.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

프로세서에 접속된 주 메모리에서의 메모리 관리 방법에 있어서,

(a) 상기 프로세서에 포함된 캐시 메모리의 전원 차단 이전에, 상기 캐시 메모리에 저장되어 있는 캐시 데이터를 주 메모리의 가상 캐시 공간에 저장한 후, 상기 캐시 메모리의 전원을 차단하는 단계; 및

(b) 상기 캐시 메모리에 전원을 재공급하고, 상기 가상 캐시 공간에 저장되어 있는 데이터를 상기 캐시 메모리로 일괄 복사하는 단계;를 포함하되,

상기 가상 캐시 공간은,

휘발성 메모리로 이루어진 휘발성 가상 캐시 공간; 및

비휘발성 메모리로 이루어진 비휘발성 가상 캐시 공간을 포함하되,

상기 캐시 데이터는 상기 휘발성 가상 캐시 공간 및 상기 비휘발성 가상 캐시 공간에 저장되는 것인 메모리 관리 방법.

청구항 13

제 12 항에 있어서,

상기 (a) 단계는

상기 캐시 데이터는 상기 휘발성 가상 캐시 공간 및 상기 비휘발성 가상 캐시 공간에 동시에 저장되고,

상기 (b) 단계는

상기 휘발성 가상 캐시 공간의 데이터가 상기 비휘발성 가상 캐시 공간의 데이터에 우선하여 상기 캐시 메모리로 일괄 복사되는 메모리 관리 방법.

청구항 14

제 12 항에 있어서,

상기 가상 캐시 공간은 캐시 블록 단위로 접근되는 메모리 관리 방법.

청구항 15

제 12 항에 있어서,

상기 (a) 단계는

더티(dirty) 데이터를 상기 가상 캐시 공간에 저장하는 메모리 관리 방법.

청구항 16

제 12 항에 있어서,

상기 (a) 단계는

상기 캐시 데이터의 재사용 가능성 및 상기 가상 캐시 공간의 가용 용량에 기초하여, 상기 가상 캐시 공간에 저장할 캐시 데이터를 선택하는 메모리 관리 방법.

발명의 설명

기술 분야

[0001] 본 발명은 메모리 및 그 관리 방법에 관한 것이다.

배경 기술

[0002] 최근 고사양 컴퓨터 시스템 뿐 아니라 휴대용 단말에도 멀티 코어 프로세서가 채용되는 추세에 따라, 프로세서의 소모 전력을 줄이려는 노력도 증가하고 있다. 특히 프로세서가 캐시 메모리로의 전원이 차단되는 고수준 저전력 모드, 대기 모드, 또는 수면 모드로 진입할 수 있도록 하여, 캐시 메모리의 데이터를 유지하는 데 드는 에너지까지 줄이려는 시도가 늘고 있는 추세이다.

[0003] 이러한 저전력 모드 진입시에 캐시 메모리에 저장되어 있던 데이터, 특히 캐시로 로딩된 후 수정된 데이터인 더티(dirty) 데이터는 하위 메모리에 저장되어야 유실되지 않을 것이다. 따라서 캐시 메모리로의 전원을 차단하기 전에, 캐시 메모리에 있던 데이터는 주 메모리에 다시 저장(write back)된다.

[0004] 그러나, 종래 기술은 저전력 모드에서 정상 모드로 복귀하는 시점에 캐시 메모리에 저장되어 있는 데이터가 없는 상태라는 문제가 있다. 캐시 메모리의 데이터를 유지하는 데 에너지를 소모하지 않기 때문에 캐시 메모리의 데이터가 유효하지 않은 것이다. 따라서, 처음 시스템을 작동시킬때와 같이, 캐시 접근 실패(cache miss)를 겪으면서 필요한 데이터를 하위 메모리로부터 다시 읽어와야 한다.

[0005] 이에 따라, 이러한 종래 기술은 정상 모드로 복귀시 많은 캐시 접근 실패에 따른 성능 저하 및 전력 소모 문제를 갖는다. 또한 이러한 성능 저하 등에 의하여 저전력 모드로 진입할 수 있는 기회가 줄어들게 되어, 저전력 모드 진입에 따른 전력 소모 감소의 혜택을 상대적으로 못 받게 되는 단점이 있다.

[0006] 따라서 프로세서 저전력 모드의 효과를 제대로 누릴 수 있도록, 캐시 메모리의 전원 차단 전후의 부수적인 성능 저하 및 전력 소모를 줄일 수 있는 방법이 필요하다.

[0007] 또한, 프로세서 뿐 아니라 주 메모리의 전원을 차단하였을 때도 캐시 메모리 데이터를 안전하게 백업하고 복구할 수 있다면 더욱 바람직할 것이다.

[0008] 본 발명과 관련하여 한국등록특허 10-0750035호("프로세서의 저전력 모드를 가능하게 하는 방법 및 장치")에는 전력 상태 신호에 따라 저전력 상태로 진입시 캐시를 플러시하거나 플러시하지 않는 구성이 개시되어 있다.

[0009] 또한, 한국등록특허 10-1100470호("멀티쓰레드 프로세서에서의 자동 저전력 모드 호출을 위한 장치 및 방법")에는 프로세서를 저전력 모드로 진입시키는 구성이 개시되어 있다.

발명의 내용

해결하려는 과제

[0010] 본 발명은 전술한 문제를 해결하기 위한 것으로서, 그 목적은 캐시 메모리를 저전력 모드로부터 복귀시킬 때 발생하는 캐시 미스로 인한 성능 저하 및 전력 낭비가 없는 메모리 시스템 및 그 관리 방법을 제공하는 것이다.

과제의 해결 수단

[0011] 상기와 같은 목적을 달성하기 위한 본 발명의 제 1 측면에 따른 주 메모리는 캐시 메모리의 전원이 차단되기 전에 상기 캐시 메모리에 저장되어 있는 캐시 데이터를 저장하는 가상 캐시 공간을 포함하되, 상기 캐시 메모리에 전원이 공급될 때 상기 가상 캐시 공간에 저장되어 있는 데이터가 상기 캐시 메모리로 일괄 복사되는 것을 특징으로 한다.

[0012] 상기와 같은 목적을 달성하기 위한 본 발명의 제 2 측면에 따른 캐시 메모리는 전원이 차단되기 전에 데이터가 하위 메모리의 가상 캐시 공간에 백업 저장되고, 전원이 재공급되면 상기 가상 캐시 공간에 저장되어 있는 데이

터가 일괄 로딩되며, 상기 가상 캐시 공간에 대한 태그(tag) 정보를 저장하는 것을 특징으로 한다.

- [0013] 상기와 같은 목적을 달성하기 위한 본 발명의 제 3 측면에 따른 메모리 관리 방법은 (a) 캐시 메모리에 저장되어 있는 캐시 데이터를 주 메모리의 가상 캐시 공간에 저장한 후, 상기 캐시 메모리의 전원을 차단하는 단계; 및 (b) 상기 캐시 메모리에 전원을 재공급하고, 상기 가상 캐시 공간에 저장되어 있는 데이터를 상기 캐시 메모리로 일괄 복사하는 단계;를 포함하는 것을 특징으로 한다.

발명의 효과

- [0014] 본 발명은 메모리 및 그 관리 방법에 있어, 캐시 메모리가 소모하는 전력을 감소시키는 효과를 얻는다.
- [0015] 캐시 메모리에 저장되어 있는 데이터를 하위 메모리로 백업하여, 데이터 손실 없이 캐시 메모리의 전원을 차단할 수 있다.
- [0016] 또한 캐시 메모리에 전원을 재공급하여 정상 모드로 복귀시킬 때 캐시 미스가 발생하지 않아, 그로 인한 성능 저하 및 전력 낭비가 없다.
- [0017] 또한 캐시 메모리를 저전력 모드로 진입시키는 시간과 저전력 모드로부터 복귀시키는 시간을 모두 줄일 수 있다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 일실시예에 따른 가상 캐시를 포함하는 메모리가 포함된 장치의 구조를 도시함.
- 도 2은 본 발명의 또다른 일실시예에 따른 가상 캐시를 포함하는 메모리가 포함된 장치의 구조를 도시함.
- 도 3은 본 발명의 일실시예에 따른 캐시 메모리의 전원을 차단하는 실시예를 도시함.
- 도 4는 본 발명의 일실시예에 따른 가상 캐시 공간을 위한 주소 지정 방법을 도시함.
- 도 5는 본 발명의 일실시예에 따른 메모리 관리 방법의 저전력 모드 진입 단계의 흐름을 도시함.
- 도 6은 본 발명의 일실시예에 따른 메모리 관리 방법의 저전력 모드에서의 복귀 단계의 흐름을 도시함.
- 도 7은 본 발명의 일실시예에 따른 메모리 관리 방법의 가상 캐시 백업 단계의 흐름을 도시함.

발명을 실시하기 위한 구체적인 내용

- [0019] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0020] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0021] 도 1은 본 발명의 일실시예에 따른 가상 캐시를 포함하는 메모리가 포함된 장치의 구조를 도시하고 있다.
- [0022] 본 발명의 일실시예에 따른 장치(10)는 하나 이상의 프로세서(100), 하나 이상의 주메모리(200)를 포함하며, 하나 이상의 하위 저장 장치(300)를 포함하거나 연결될 수 있다. 장치(10)는 범용 또는 특정 목적 전용 컴퓨팅 장치일 수 있으며, 그 종류나 사양에 제한이 없다. 예를 들어, 장치(10)는 서버, 데스크탑, 노트북, 또는 휴대용 단말일 수 있다.
- [0023] 프로세서(100)는 하나 이상의 캐시 메모리(110)를 포함한다. 캐시 메모리(110)는 여러 계층으로 구성될 수 있으며, 프로세서(100)가 멀티 코어(core)일 경우, 같은 계층에 복수 개의 캐시를 포함할 수도 있다. 예를 들어, 캐시 메모리(110)는 도 3에 도시된 바와 같이, 코어별로 전용 L1 캐시를 갖고, 그 하위 계층인 L2 캐시를 공유하는 실시예로 구성될 수 있다.
- [0024] 이러한 대용량 다계층 캐시 메모리(110)는 프로세서 면적의 30~35%이상을 차지하는 것이 일반적이다. 면적이 큰 만큼 소모하는 전력의 비중도 높다.

- [0025] 그러므로, 프로세서(100)가 소모하는 전력을 낮추기 위해서는 캐시 메모리(110)가 소모하는 전력을 낮추는 것이 효율적일 것이다. 따라서, 장치(10)는 도 3에 도시되어 있는 실시예에서와 같이, 캐시 메모리(110)에 공급되는 전원을 차단하는 방법을 제공한다.
- [0026] 도 3은 본 발명의 일실시예에 따른 캐시 메모리의 전원을 차단하는 실시예를 도시하고 있다.
- [0027] 첫번째 도면은 코어0, 코어1, 코어2, 및 코어3에 할당된 각 캐시 및 공유되어 있는 L2 캐시가 모두 정상 동작하는 정상 모드를 도시하고 있다.
- [0028] 두번째 도면은 각 코어별 전원 차단 예로서, 코어1 및 코어3에 할당된 캐시의 전원이 차단된 저전력 모드를 도시하고 있다. 즉, 프로세서(100)의 코어 중 코어0 및 코어2만이 정상 동작하고 있으며, 따라서 동작하고 있지 않은 코어 1 및 코어 3의 캐시에는 전원이 공급되지 않는다.
- [0029] 세번째 도면은 L2 캐시까지 모두 차단된 더 깊은 수준의 저전력 모드를 도시하고 있다. 이는 프로세서(100)가 가장 깊은 수준의 대기 모드에 진입해있는 상태이며, 주 메모리가 동작하더라도 장치(10) 자체는 동작하지 않는 상태일 수 있다. 단, 장치(10)가 멀티 프로세서 시스템인 경우에는 다른 클러스터(cluster)에 있는 프로세서들이 동작하고 있을 수 있다.
- [0030] 전술한 바와 같이, 일반적으로 종래 기술에서는 이러한 저전력 모드에 들어가게 되면, L2 캐시까지 모두 끄고, 해당 내용을 주메모리에 저장한다. 그러나 각 캐시 자체에는 데이터가 저장되어 있지 않게 되므로, 저전력 모드에서 복귀할 때는 필요한 데이터가 각 캐시에 없어서, 반복적인 캐시 미스를 거치면서 다시 데이터를 읽어와야 한다는 문제가 있다. 즉, 전술한 바와 같이, 종래 기술은 캐시 메모리(110)에 다시 전원을 공급하는 시점에서의 성능 저하 및 전력 소모 문제를 갖는다.
- [0031] 다시 도 1로 돌아와서, 이러한 문제를 해결하기 위해, 본 발명의 일실시예에 따른 장치(10)의 주메모리(200)는 가상 캐시 공간(210)을 포함하도록 구성된다. 가상 캐시 공간(210)은 캐시 메모리(110)의 전원이 차단되기 전에 캐시 메모리(110)에 저장되어 있는 데이터(이하 캐시 데이터)를 저장하며, 캐시 메모리(110)에 전원이 다시 공급될 때 가상 캐시 공간(210)에 저장되어 있는 데이터가 캐시 메모리(110)로 일괄 복사되어 복구된다.
- [0032] 이는 컴퓨터 시스템의 저전력화를 위하여 전력 관리 방법에 의하여 저전력 모드의 진입 및 정상 수행 모드로의 복귀시에 캐시 메모리(110)에 존재하는 데이터에 대한 빠른 백업(backup) 및 캐시 메모리(110)로의 재적재(reloading)를 빠르게 수행하여, 전력 절감을 위한 저전력 모드 진입의 용이성과 정상 모드로의 빠른 복귀가 가능하도록 하는 목적을 달성하기 위한 구성이다.
- [0033] 즉, 본 발명의 일실시예에 따른 장치(10)는 하위 수준의 메모리인 주메모리(200)에 상위 수준의 캐시 메모리(110), 예를 들어 L2 캐시에 대응하는 가상 캐시 공간(210)을 두어서, 해당 캐시 메모리(110)로부터 교체되는 데이터, 특히 더티 데이터(dirty data)를 가상 캐시 공간(210)에 저장하여, 캐시 데이터 복귀시 주메모리(200) 전역이 아닌 가상 캐시 공간(210)만을 접근하여 한꺼번에 상위 계층인 캐시 메모리(110)로 복사하므로, 복구에 요구되는 시간 및 전력 소모를 감소시킨다.
- [0034] 이러한 구성은 또한, 해당 데이터에 대한 백업이 필요한 경우, 가상 캐시 공간(210)만을 백업할 수 있도록 하므로, 백업 및 복구에 요구되는 시간 및 전력 소모 또한 감소시킨다. 예를 들어, 주메모리(200)의 전원에 이상이 생기거나 주메모리(200)의 동작을 중지시키기 위하여 주메모리(200)의 전원을 차단하는 경우, 가상 캐시 공간(210)만을 하위 계층의 저장 장치(300)로 일괄 복사하여 백업할 수 있으며, 주메모리(200)에 다시 전원을 공급하는 경우 해당 데이터는 다시 가상 캐시 공간(210)으로 일괄 복사하여 복구시킬 수 있다.
- [0035] 따라서, 본 발명의 일실시예에 따른 장치(10)는 프로세서(100)의 캐시 메모리(110) 뿐 아니라 주메모리(200)의 전원까지 차단하는 경우에도 성능 저하나 불필요한 전력 소모 없이 빠르게 캐시 데이터를 백업 및 복구할 수 있다.
- [0036] 가상 캐시 공간(210)에 저장하는 데이터는 캐시 메모리(110)에 저장된 데이터 전체 또는 일부의 데이터가 될 수 있다. 즉, 저전력 모드 진입시에도 일괄 데이터 복사를 수행하고(캐시 메모리(110)에서 가상 캐시 공간(210)으로), 저전력 모드에서 복귀시에도 일괄 데이터 복사를 수행하나(가상 캐시 공간(210)에서 캐시 메모리(110)로), 이는 일정 조건을 만족하는 일부 데이터에 대해 선택적으로 수행될 수 있다.
- [0037] 일정 조건은 실시예에 따라 다양할 수 있다. 예를 들어, 다시 사용될 가능성에 따라, 또는 이미 가상 캐시 공간(210)에 저장되어 있는 데이터의 양에 따라, 어떤 데이터를 선택할 것인지 결정할 수 있으며, 실시예에 따라 더

터 데이터만 선택하거나 MRU(Most recently used) 데이터만 선택할 수 있다.

- [0038] 또한 캐시 메모리(110)에 있는 데이터는 가상 캐시 공간(210)으로 한꺼번에 일괄 복사되는 대신, 개별적으로 저장될 수도 있다. 예를 들어, 일실시예에서 정상 모드 즉, 일반 동작 모드에서 더티 데이터가 교체(replacement)에 의하여 주메모리(200)로 라이트 백(write back)될 때 가상 캐시 공간(210)에 저장될 수 있다.
- [0039] 이러한 여러 가지 실시예 모두, 전술한 바와 같이, 주메모리(200)의 전원을 차단할 때에는 주메모리(200) 전체에 대한 백업이 아닌 가상 캐시 공간(210)에 대한 백업만을 수행할 수 있다는 장점은 공유할 수 있다.
- [0040] 따라서 가상 캐시 공간(210)은 두가지 용도로 사용할 수 있다. 첫번째는 저전력 모드 진입에 따른 상위 계층의 캐시 메모리(예: L2 캐시)의 전력 차단 이전에 일괄 복사를 수행하기 위한 공간으로 사용할 수 있다는 것이고, 두번째는 주메모리(200) 전력 차단시에 효율적인 처리를 위한 라이트 백 데이터 저장 공간으로 사용할 수 있다는 것이다.
- [0041] 도 1의 실시예에서 주메모리(200)는 휘발성 메모리로, 예를 들어 DRAM일 수 있다. 도 2에 도시되어 있는 바와 같은 또다른 실시예에서, 주메모리(200)는 휘발성 메모리 및 비휘발성 메모리를 모두 포함할 수 있다.
- [0042] 도 2은 본 발명의 또다른 일실시예에 따른 가상 캐시를 포함하는 메모리가 포함된 장치의 구조를 도시하고 있다.
- [0043] 도 2의 실시예는 주메모리(200)가 하나 이상의 휘발성 주메모리(202), 및 하나 이상의 비휘발성 주메모리(204)로 구성된다는 점을 제외하면 도 1의 실시예와 동일한 구성을 도시하고 있다. 휘발성 주메모리(202)는 도 1의 실시예에서와 마찬가지로 예를 들어 DRAM일 수 있고, 비휘발성 주메모리(204)는 예를 들어 PRAM, MRAM, 또는 플래시 메모리일 수 있으나, 여기에 제한되지는 않는다.
- [0044] 휘발성 주메모리(202)는 휘발성 가상 캐시 공간(212)을 포함하며, 비휘발성 주메모리(204)는 비휘발성 가상 캐시 공간(214)을 포함한다. 휘발성 가상 캐시 공간(212)은 도 1의 가상 캐시 공간(210)에 대응된다.
- [0045] 이러한 실시예에서, 캐시 데이터는 휘발성 가상 캐시 공간(212) 및 비휘발성 가상 캐시 공간(214)에 동시에 저장된다. 이는 휘발성 메모리와 비휘발성 메모리의 특성을 고려한 구성이다. 비휘발성 메모리는 전원 차단시에도 데이터를 유지하는 등 여러 면에서 장점이 있어 사용이 늘고 있는 추세이지만, 휘발성 메모리보다 참조 속도가 늦다는 등의 여러 가지 단점도 가지고 있다.
- [0046] 따라서, 본 발명의 일실시예에 따른 장치(10)는 캐시 데이터를 휘발성 가상 캐시 공간(212) 및 비휘발성 가상 캐시 공간(214)에 동시에 저장한 후, 다음 참조시에는 휘발성 가상 캐시 공간(212)을 우선하여 접근할 수 있다. 즉, 가능하면 상대적으로 참조 속도가 빠른 휘발성 가상 캐시 공간(212)만을 접근해서 해당 데이터를 참조할 수 있으므로, 효율적이다.
- [0047] 반면 비휘발성 가상 캐시 공간(214)은 전원을 차단하여도 데이터를 유지하므로, 주메모리(200)의 전원을 차단할 때 휘발성 가상 캐시 공간(212) 및 비휘발성 가상 캐시 공간(214)의 데이터를 하위 저장 장치(300)로 백업하지 않아도 된다는 장점이 있다. 물론 이 경우에도 하위 저장 장치(300)로 백업하도록 구성할 수도 있다.
- [0048] 이때, 본 발명의 일실시예에 따른 장치(10)는 비휘발성 가상 캐시 공간(214)에 데이터를 저장할 때도 페이지 단위가 아닌 캐시 블록 단위로 저장할 수 있다. 예를 들어, PRAM 또는 MRAM 등 최근 개발되고 있는 비휘발성 메모리는 캐시 블록 단위로 데이터를 저장하는 것이 가능하다. 이러한 메모리는 바이트 단위로 쓰는 것이 가능한 소자이다. 또한 플래시 메모리의 경우에도 기록할 단위가 작게 주어지면, 이동(transfer) 단위가 작아지는 등의 효과가 있을 수 있다.
- [0049] 따라서, 이러한 실시예에서도 가상 캐시에서 교체가 발생하여 더티 데이터가 라이트백되는 경우 휘발성 가상 캐시 공간(212) 및 비휘발성 가상 캐시 공간(214)을 동시에 갱신하는 것이 가능하다. 또는 종래 기술과 마찬가지로 교체된 캐시 데이터를 원래의 데이터에 통합, 즉, 주메모리(200)의 해당 주소에 해당하는 공간을 직접 새로운 데이터로 갱신하는 실시예도 가능하다.
- [0050] 도 4는 본 발명의 일실시예에 따른 가상 캐시 공간을 위한 주소 지정 방법을 설명하고 있다.
- [0051] 도면은 종래의 4-웨이 세트 연관 캐시(4-way set associative cache)에 본 발명의 일실시예에 따른 추가적인 태그(tag)를 구비한 실시예를 도시하고 있다.
- [0052] 본 발명의 일실시예에 따른 캐시 메모리(110)는 가상 캐시 공간(210)에 저장된 데이터를 주메모리(200)의 일반

적인 데이터 공간에 저장된 데이터에 비하여 우선적으로 참조하는 것이 바람직하다. 따라서 가상 캐시 공간(210)을 위한 주소 지정(addressing) 방법은 주메모리(200)의 일반적인 다른 페이지 영역과 구분되도록 하는 것이 바람직할 것이다.

- [0053] 이를 위해 가상 캐시 공간(210)을 위한 주소 지정에, 종래의 세트 연관 캐시 주소 지정 방법을 활용할 수 있다. 이때 상위 캐시 메모리(110)의 메모리 용량 또는 세트(set)의 수를 고려한 구조를 갖도록 하는 것이 바람직할 것이다.
- [0054] 이에 따라 본발명의 일실시예에 따른 장치(10)는 가상 캐시 공간(210)에 대한 태그 정보를 상위 계층의 메모리, 즉, 캐시 메모리(110)에 저장하여 둘 수 있다. 즉, 가상 캐시 공간(210)은 일반적인 캐시 구조에서 태그와 데이터가 분리되어, 데이터는 가상 캐시 공간(210)에 저장되되, 가상 캐시 공간(210)을 위한 태그는 상위 계층의 메모리에 저장하도록 구성될 수 있다.
- [0055] 이러한 구성은 상위 계층의 캐시 메모리(110)에 추가적인 캐시 웨이(way)가 존재하는 것처럼 동작할 수 있다는 장점이 있다.
- [0056] 참조하고자 하는 데이터가 가상 캐시 공간(210)에 존재하는지를 확인하고자 할 때는 상위 계층의 캐시 메모리(예: L2 캐시)에 저장된 가상 캐시 공간(210)의 태그를 참조할 수 있다. 데이터에 대한 접근은 태그에 히트(hit) 이벤트가 발생한 경우에, 주메모리(200)내의 해당 태그에 대응하는 데이터 부분에 대한 참조를 수행할 수 있다.
- [0057] 즉, 일반적인 캐시 메모리(110) 구조에서 태그는 상위 계층에, 데이터 부분은 주메모리(200)에 저장된 형태로 구성되어, 가상 캐시 공간(210)에 대한 태그 참조가 히트가 되면, 주메모리(200)내에 존재하는 해당 데이터의 주소를 찾아가서 참조를 수행하게 된다.
- [0058] 또한 가상 캐시 공간(210)은 가상 캐시 공간(210)에서 교체(reaplacement)가 발생하면, 하위 저장 장치(300) 또는 주메모리(200)의 데이터 영역에 해당 데이터를 라이트 백(write-back)하기 위한 태그 정보 또는 가상 캐시 공간(210) 블록의 주소 정보를 따로 가질 수 있다.
- [0059] 가상 캐시 공간(210)에 해당하는 태그에서 히트가 발생했을 때, 해당 가상 캐시 공간(210)을 찾아가는 방법을 실시예를 통해 좀더 자세히 설명해보자.
- [0060] 주메모리(200)에 저장되는 데이터는 하나의 웨이에 해당하는 데이터가 연속적으로 저장된다고 가정하고, 태그(tag)가 17비트, 인덱스(index)가 9비트, 블록 오프셋(block offset)이 6비트이어서 64바이트 캐시 메모리(110) 블록 크기를 갖고, 512개의 세트를 갖는 실시예를 예로 들면, 가상 캐시 공간(210)에 존재하는 데이터의 주소는 시작 주소(예: AAAA0000) + 세트 수(예: 512) * 히트 웨이(예: 0번째 웨이이면 0, 1번째 웨이이면 1, ...) * 블록 크기(예: 64) + 인덱스 값 * 블록 크기(예: 64) + 블록 오프셋 값으로 계산될 수 있다.
- [0061] 이러한 주소 지정 방법은 휘발성 가상 캐시 공간(212) 및 비휘발성 가상 캐시 공간(214)에 동일하게 적용될 수 있다.
- [0062] 도 5는 본 발명의 일실시예에 따른 메모리 관리 방법의 저전력 모드 진입 단계의 흐름을 도시하고 있다.
- [0063] 저전력 모드 진입시, 캐시 메모리 데이터를 가상 캐시 공간에 저장한 후(S100), 캐시 메모리 전원을 차단한다(S200).
- [0064] 즉, 주메모리(200)의 상위 수준의 캐시 메모리(110)에 저장된 데이터를 가상 캐시 공간(210)에 백업한 후, 캐시 메모리(110)의 전원을 차단하여 프로세서(100)를 저전력 모드로 진입시킨다.
- [0065] 이때, 주메모리(200)가 휘발성 주메모리(202) 및 비휘발성 주메모리(204)를 모두 포함하도록 구성되어 있다면, 캐시 데이터를 휘발성 가상 캐시 공간(212) 및 비휘발성 가상 캐시 공간(214)에 동시에 저장한다.
- [0066] 또한, 이때 일괄 복사되는 캐시 데이터는 캐시 메모리(110)에 저장되어 있는 데이터 전부일 수도 있고, 일정 조건을 만족하는 일부 데이터(예: 더티 데이터, MRU 데이터)만이 선택적으로 가상 캐시 공간(210)으로 백업될 수도 있다.
- [0067] 도 6은 본 발명의 일실시예에 따른 메모리 관리 방법의 저전력 모드에서의 복귀 단계의 흐름을 도시하고 있다.
- [0068] 저전력 모드에서 복귀시, 캐시 메모리(110)로의 전원 공급을 재개한 후(S300), 가상 캐시 공간(210)에 백업한 데이터를 캐시 메모리(110)로 일괄 복사한다(S400).

- [0069] 즉, 프로세서(100)가 저전력 모드로부터 복귀하여 정상 모드로 동작하는 경우에, 주메모리(200)의 가상 캐시 공간(210)에 저장된 데이터를 캐시 메모리(110)로 한꺼번에 복사하여 복구한다. 따라서 종래 기술에서 정상 모드 복귀시 발생하던 많은 캐시 접근 실패에 따른 성능 저하 및 전력 소모 문제가 해결된다.
- [0070] 이때, 휘발성 가상 캐시 공간(212)의 데이터가 비휘발성 가상 캐시 공간(214)의 데이터에 우선하여 캐시 메모리(110)로 일괄 복사되므로, 데이터 복구에 따른 지연 시간이 감소하여 프로세서(100)를 더욱 빠르게 정상 모드로 복귀시킬 수 있다.
- [0071] 도 7은 본 발명의 실시시에 따른 메모리 관리 방법의 가상 캐시 백업 단계의 흐름을 도시하고 있다.
- [0072] 전술한 바와 같이, 주메모리(200)의 전원을 차단하기 전에, 가상 캐시 공간(210)의 데이터를 하위 저장 장치로 백업한 후(S500), 주메모리(200)에 전원을 다시 공급한 후, 하위 저장 장치에 백업한 데이터를 가상 캐시 공간으로 일괄 복사하면(S600), 주메모리(200)의 전원까지 차단되는 경우에도 캐시 데이터를 안전하게 다시 캐시 메모리(110)로 복구할 수 있다.
- [0073] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.
- [0074] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.
- [0075] 본 발명의 일 실시예는 컴퓨터에 의해 실행되는 프로그램 모듈과 같은 컴퓨터에 의해 실행가능한 명령어를 포함하는 기록 매체의 형태로도 구현될 수 있다. 컴퓨터 판독 가능 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수 있고, 휘발성 및 비휘발성 매체, 분리형 및 비분리형 매체를 모두 포함한다. 또한, 컴퓨터 판독 가능 매체는 컴퓨터 저장 매체 및 통신 매체를 모두 포함할 수 있다. 컴퓨터 저장 매체는 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈 또는 기타 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현된 휘발성 및 비휘발성, 분리형 및 비분리형 매체를 모두 포함한다. 통신 매체는 전형적으로 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈, 또는 반송파와 같은 변조된 데이터 신호의 기타 데이터, 또는 기타 전송 매커니즘을 포함하며, 임의의 정보 전달 매체를 포함한다.
- [0076] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.
- [0077] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

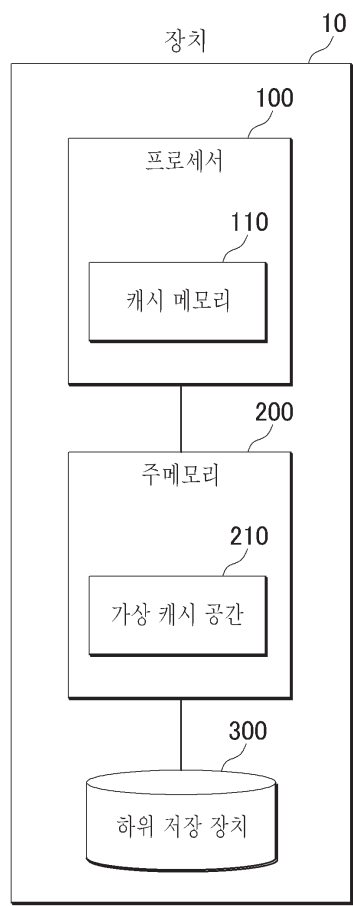
부호의 설명

- [0078] 10: 장치
- 100: 프로세서
- 200: 주메모리
- 300: 하위 저장 장치
- 110: 캐시 메모리
- 202: 휘발성 주메모리
- 204: 비휘발성 주메모리

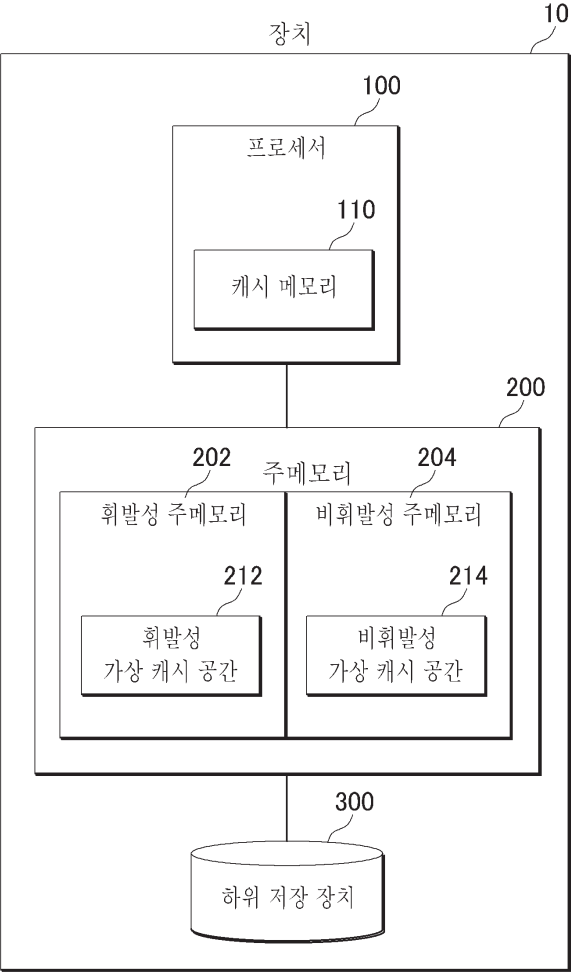
- 210: 가상 캐시 공간
- 212: 휘발성 가상 캐시 공간
- 214: 비휘발성 가상 캐시 공간

도면

도면1



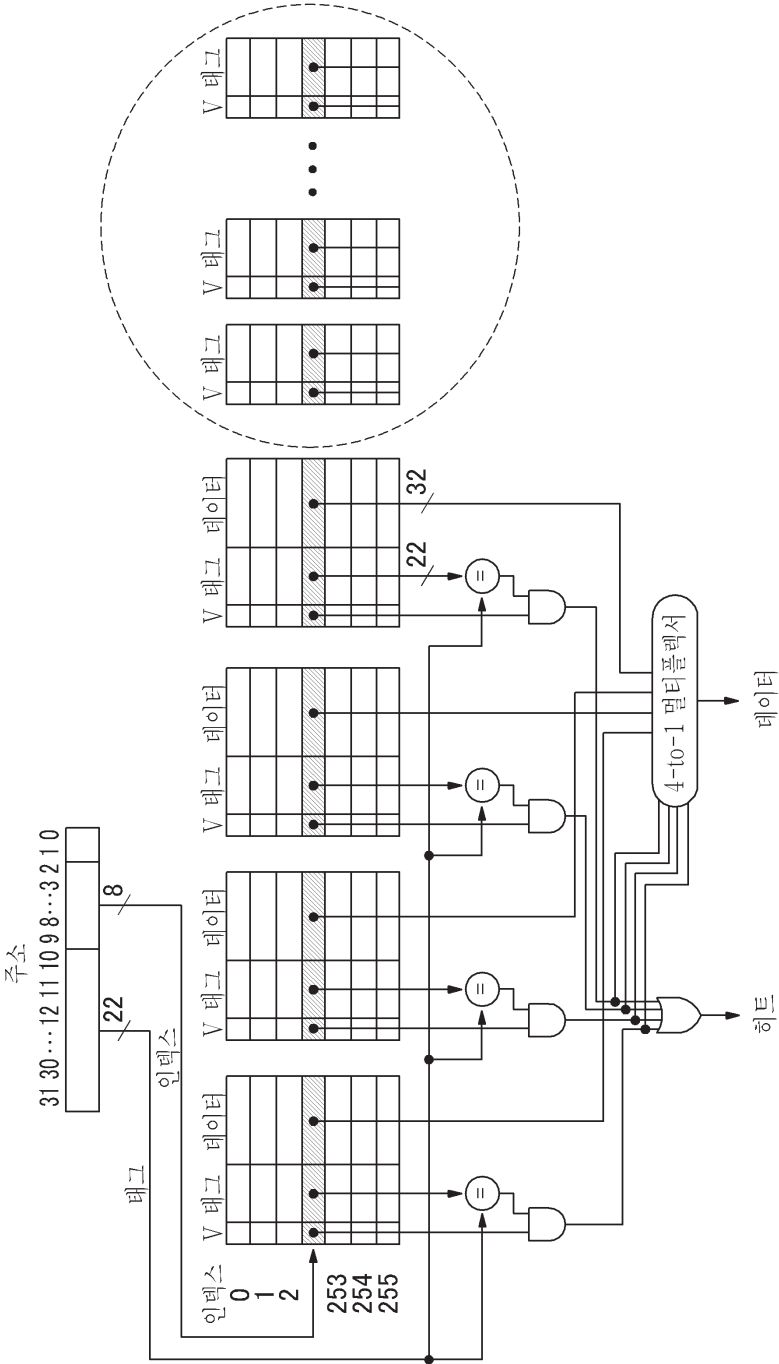
도면2



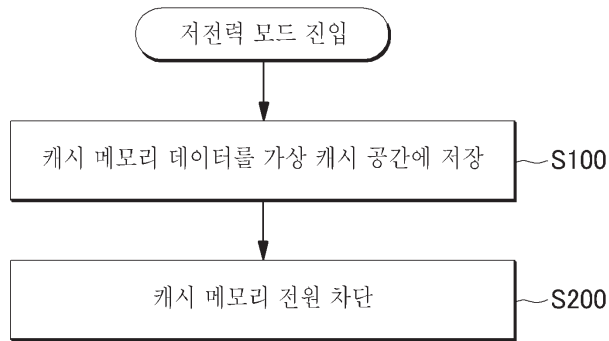
도면3



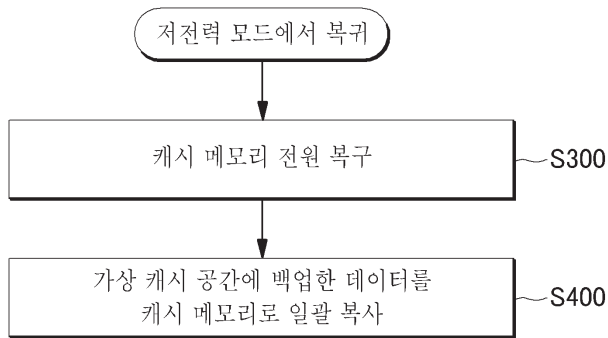
도면4



도면5



도면6



도면7

